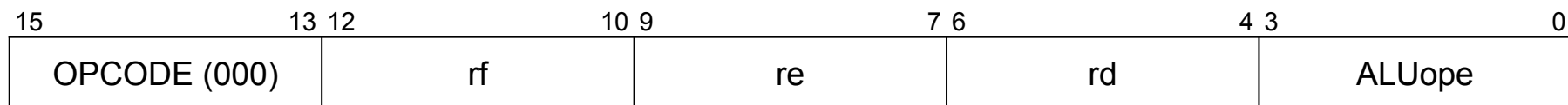


Procesador Simple de 16 bits:

Instrucciones aritmético-lógicas

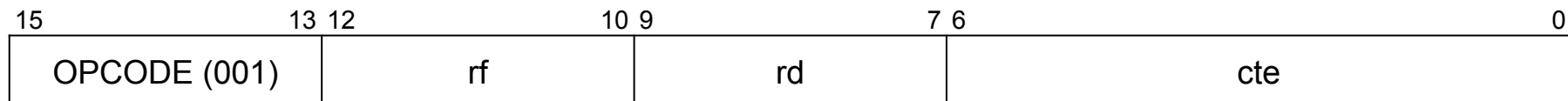
- **ALUope rd, rf, re**

- $BR[rd] \leftarrow BR[rf] \text{ ALUope } BR[re]$
- ALUope:
 - (0000) ADD $\rightarrow$ suma (+)
 - (0001) SUB $\rightarrow$ resta (-)
 - (0010) AND $\rightarrow$ and lógico bit a bit (&)
 - (0011) OR $\rightarrow$ or lógico bit a bit (|)



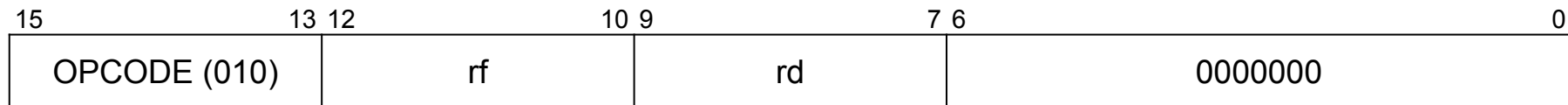
- **ADDI rd, rf, cte**

- $BR[rd] \leftarrow BR[rf] + \text{ExtSigno}(cte, 16)$

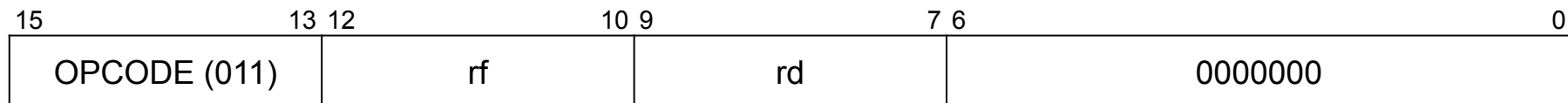


Procesador Simple de 16 bits: Instrucciones de carga y almacenamiento

- **LDR rd, [rf]**
 - $BR[rd] \leftarrow MEMDAT[BR[rf]]$



- **STR rd, [rf]**
 - $MEMDAT[BR[rf]] \leftarrow BR[rd]$

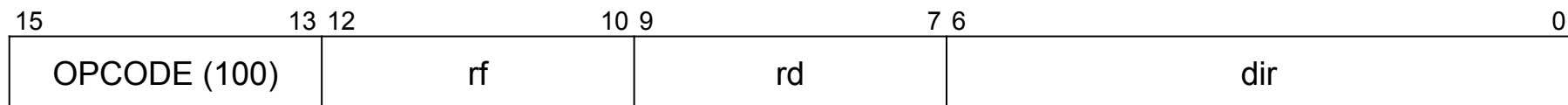


Procesador Simple de 16 bits:

Instrucciones de salto

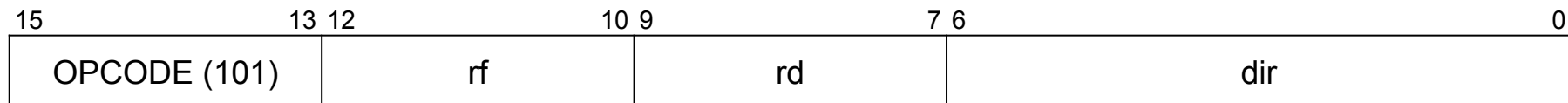
- **BEQ rf, rd, dir**

- Si $(rf == rd) \rightarrow PC \leftarrow PC + \text{ExtSigno}(\text{dir}, 16)$



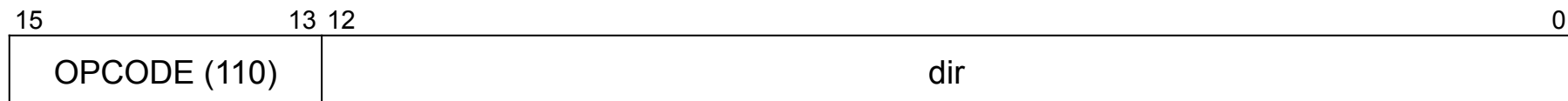
- **BLT rf, rd, dir**

- Si $(rf < rd) \rightarrow PC \leftarrow PC + \text{ExtSigno}(\text{dir}, 16)$

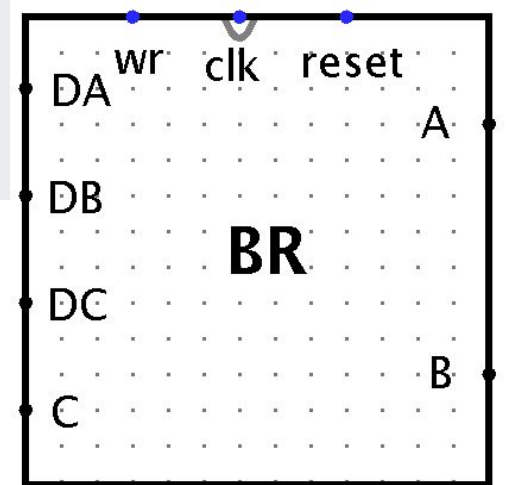


- **B dir**

- $PC \leftarrow PC + \text{ExtSigno}(\text{dir}, 16)$



Procesador Simple de 16 bits: Elementos hardware

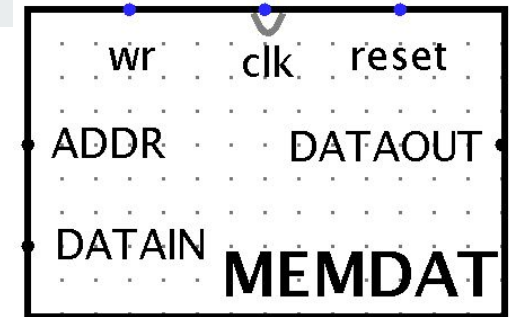


- Banco de registros (BR):
 - 8 registros (registro 0 constante 0)
 - Dos puertos de lectura (A, B)
 - Un puerto de escritura (C)
 - $clk \rightarrow$ entrada de sincronismo de escritura (flanco subida)
 - $wr \rightarrow$ activación de escritura en el banco de registros
 - $reset \rightarrow$ señal de reset de los registros
 - $DA[2:0] \rightarrow$ número de registro a leer por puerto A
 - $DB[2:0] \rightarrow$ número de registro a leer por puerto B
 - $DC[2:0] \rightarrow$ número de registro a escribir por puerto C
 - $A[15:0] \rightarrow$ puerto de salida A (dato leído registro DA)
 - $B[15:0] \rightarrow$ puerto de salida B (dato leído registro DB)
 - $C[15:0] \rightarrow$ puerto de entrada C (dato escritura reg. DC)

Procesador Simple de 16 bits:

Elementos hardware

- Memoria de datos (MEMDAT):
 - Bus de direcciones de 16 bits
 - Buses de datos de 16 bits (entrada/salida)
 - Direccionable a nivel de palabra (16 bits)
 - $\text{clk} \rightarrow$ entrada de sincronismo de escritura (flanco subida)
 - $\text{wr} \rightarrow$ activación de escritura en memoria
 - $\text{reset} \rightarrow$ señal de reset de la memoria
 - $\text{ADDR}[15:0] \rightarrow$ Dirección de memoria a leer / escribir
 - $\text{DATAIN}[15:0] \rightarrow$ Dato a escribir en la dirección ADDR
 - $\text{DATAOUT}[15:0] \rightarrow$ Dato leído de la dirección ADDR



Procesador Simple de 16 bits:

Elementos hardware

- Memoria de instrucciones (MEMINST):
 - Bus de direcciones de 16 bits
 - Bus de datos de 16 bits
 - Direccionable a nivel de palabra (16 bits)
 - ADDR[15:0] → Dirección de memoria a leer
 - INST[15:0] → Instrucción leída de la dirección ADDR
- Unidad Aritmético Lógica (ALU) de 16 bits
 - Operaciones suma, resta, and y or logicos.
 - Ope[1:0] → Código operación ALU
 - 00: A+B, 01: A-B, 10: A and B, 11: A or B
 - A[15:0] → Entrada datos A
 - B[15:0] → Entrada datos B
 - OUT[15:0] → Salida (resultado)

